

SPI FreeWebinar: 見逃せない今月の重要ニュース RISC-Vが普及期に突入

www.semiconportal.com

2022年4月26日
Kenji Tsuda
Editor-in-Chief
www.semiconportal.com

Copyright © 2022 Semiconductor Portal, Inc. All rights reserved.



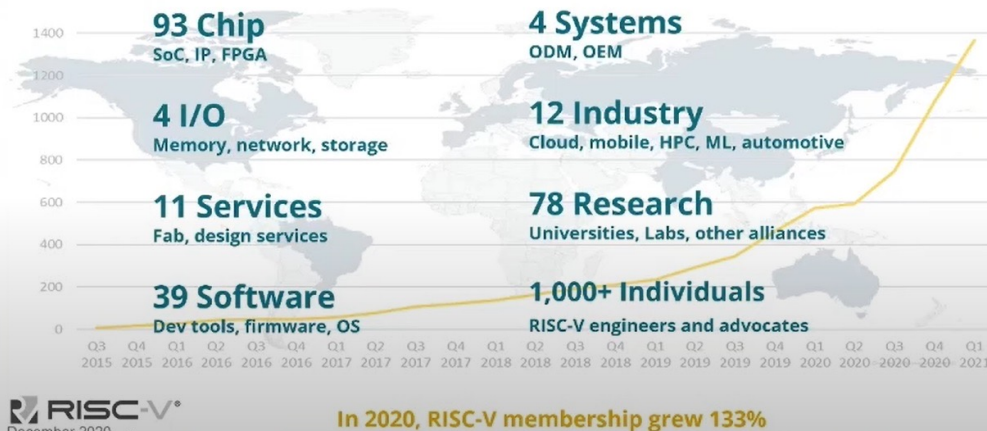
RISC-VプロセッサIPの広がり

RISC: Reduced Instruction Set Computer

- ライセンスフリーのRISC-VコアをCPUに仕上げる
- CPUコアとしてSiFive、Andes、CordasipなどがIP/SoCベンダーとして活動活発に
- RISC-V International会員数の増加

Nearly 1,400 RISC-V Members
across 70 Countries

2020年12月



In 2021, over 2300 members across 70 countries

104 Chip
SoC, IP, FPGA

4 I/O
Memory, network, storage

18 Services
Fab, design services

46 Software
Dev tools, firmware, OS

3 Systems
ODM, OEM

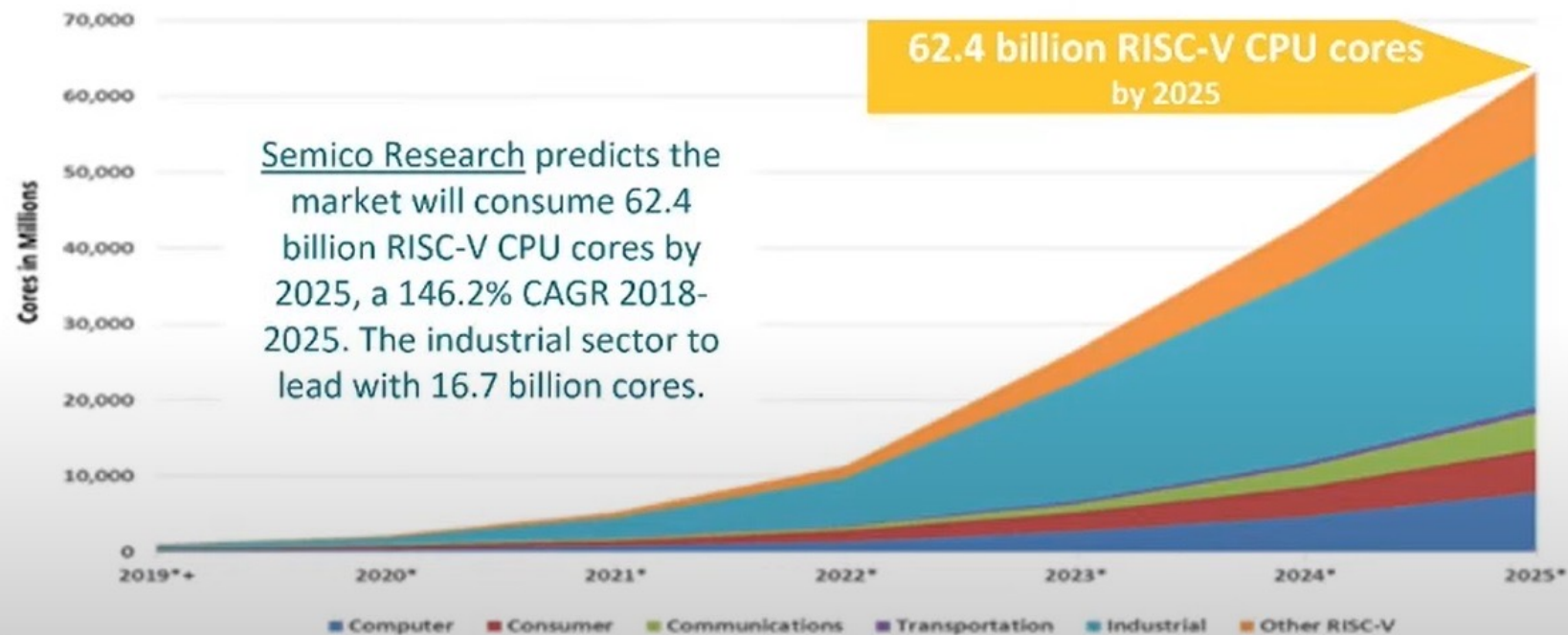
12 Industry
Cloud, mobile, HPC, ML, automotive

103 Research
Universities, Labs, other alliances

2k+ Individuals
RISC-V engineers and advocates

RISC-V IPコア数、年率平均146%成長

Rapid RISC-V growth led by industrial



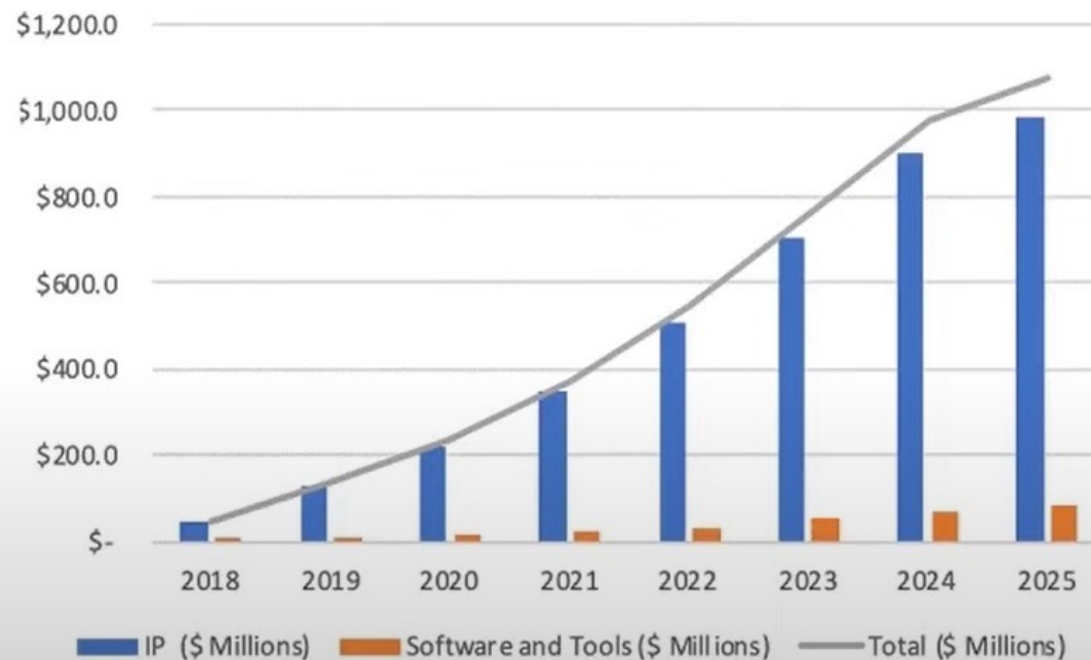
RISC-V®

Source: Semico Research Corp

RISC-VのIP・ソフトウェア市場は25年に10億ドル

RISC-V IP, SW, and Tools build momentum

The total market for RISC-V IP and Software is expected to grow from to \$1.07 billion by 2025 at a CAGR of 54.1%



Source: Tractica



RISC-Vとは？

- オープンでフリーのCPUコアーCPUの民主化
- UC BerkeleyのDavid Patterson教授らが学生用に開発
- ISA (Instruction Set Architecture: 命令セットアーキテクチャ) のヘテロ集積 (CPU+GPU+DSP+ISPなど) での統一を目指した
- ライセンスフリーのCPUコア
- 命令セットを最少に; 47命令のみ + 拡張命令; カスタムSoCに適している vs Armは500命令、Intelは1500命令
- LINUXのカーネルOSに近い



David Patterson教授

動向1: ルネサスが64ビットMPUを出荷

- RISC-Vコアを集積した64ビットMPU「RZ/Five」--IoTエッジデバイスやゲートウェイ向け、データ収集・配信
- 最大4コアまでサポート、L2キャッシュ内蔵、キャッシュコヒーレンシーをサポート
- 8段のパイプライン構造
- Andesの64ビットコアをライセンス購入—産業用
- SiFiveのコアも開発中—車載用
- RISC-Vコアを使った独自CPUコアも開発中
- ルネサス、64ビットRISC-Vでリードする半導体メーカーを目指す

RISC-Vの4つの選択肢

そのまま使う、商品を購入、
内部独自開発、共同開発

CPU CORE SELECTION

Option 1: Open Source (Permissive License)

Pros

- Pros: Flexible, Low cost, available

Cons

- Unknown quality, Lack of support, Lack of flexibility, unknown compatibility, dependency on original source (updates, bug fixes, etc.),

Option 2: Commercial



**For early
adaptation**

Pros

- Support available, Better quality, Roadmap, compatible with commercial tools

Cons

- Cost (License, Royalties), lack of flexibility

Option 3: Internal Development



**Continue to
Investigate**

Pros

- Most flexible, full control, possibility to differentiate at the Micro-architecture level, full support, known quality

Cons

- High development Cost, long term commitment

Option 4: Collaboration Platform

Pros

- Some flexibility, some control, low cost, better quality, cost sharing (low), collaborate with industry leaders, opportunity to steer RISC-V opensource direction, insight into competition

Cons

- lack of differentiation

動向2: Intel、RISC-V企業とパートナーシップ

- IFS (Intel Foundry Service) が x86、Arm、RISC-V を CPU コアとして揃える
- スタートアップサポートのため10億ドルファンド「Open RISC-V Ecosystem」を設立
- 目的: ファウンドリのエコシステムを構築
ファウンドリの顧客にも対応
- 顧客に保証できるRISC-Vコアを提供
- SiFive共パートナー提携

Intelのアリゾナ工場



[Intel Launches \\$1 Billion Fund to Build a Foundry Innovation](#)

動向3: SiFiveの最近の動き



Krste
Asanovic教授

- 1億7500万ドルをシリーズF調達⇒企業価値25億ドル
- 2021年12月現在で社員650+名、世界に10オフィス
- 300+件のデザインウィン、上位10社の内8社とパートナー
- 製品; P270からP550(7nmプロセス)へ、
- P500シリーズ、Arm Cortex-A75より30%高速、50%小面積
- 開発中のP600シリーズ、P500より50%高速、4命令/サイクルをデコード
- アリババ、RV64GCVコアをXuantie910プロセッサに集積
- Seagate、HDDコントローラにRISC-V使用
- SiFive raises \$175 million in bid to unseat Arm with RISC-V

動向4:Andesの最近の動き

- RISC-Vコアを集積したSoCチップ、累積100億個(2022年3月)
- 2021年の出荷数は30億個で過去最高、年50%成長
- 応用: 5G、AI/MLチップ、Bluetooth・WiFi、データセンター、ゲーム、GPS、IoT、マイコン、センサフュージョン、ストレージ制御、TDD制御、音声認識、無線通信、車載など
- 21年12月期、2930万ドル(+40%YoY)
- 主な顧客: MediaTek、ルネサス、SK Telecom、NovaTekなど
- 本社は台湾・新竹

Andes Technology Announces Over 10 Billion Cumulative Shipments of Andes-Embedded SoCs and Records All-Time High and Monthly Revenue in 2021



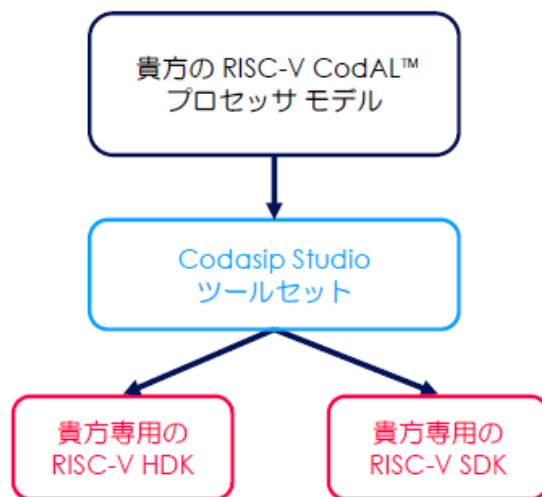
動向5:Codasipの動き

Codasip、MPUを自由にカスタマイズできる
RISC-Vコアを提供、日本法人設置
(セミコンポータル3/18、2022)

- 2022年1月、日本支社オープン、本社はチェコからドイツへ
- 誕生2014年チェコ、2018年シリーズAで1000万ドル調達
- 強みは、開発ツールCodasip Studio; RISC-VコアのカスタマイズとHDK、SDKの自動生成

codasip STUDIO

38



HDKとSDKの自動生成

Hardware Development Kit (HDK)

- RTL (Verilog/VHDL/SystemVerilog)
- 高い可読性
- CodALソースへのリンク
- SystemVerilog UVM検証環境
- 統合テストベンチ
- 標準EDAツールのサンプルスクリプト
- SystemCコシミュレーション モデル

Software Development Kit (SDK)

- C/C++ LLVM コンパイラ (コダシップ改良版)
- C/C++ ライブラリ (newlib)
- アセンブラ、逆アセンブラ、リンカー
- 高性能命令セットとサイクルアキュレート のシミュレータ
- デバッガとプロファイラー
- ドキュメントとISAの可視化
- 検証時に使用するランダムプログラム



Copyright © 2022 Semiconductor

RISC-V International エコシステム

- 2015年 RISC-V Foundation 設立
- 2018年Linux Foundationと統一、RISC-V International設立
- プレミアム会員19社: Intel、SiFive、Andes、Google、WDなど
- 戦略的会員173社: ルネサス、ADI、Xilinx、ST、Samsungなど
- コミュニティ機関会員108機関: 東大、電通大、Bristol大など
- 創設メンバー: プレミアム6社、戦略的16社、2大学 (ETHzurich、MIT CSAIL)
- 日本が極端に少ない; ルネサス、日立製作所、東大、電通大のみ

プレミアム会員、戦略的会員の代表例

Premier Members											
Strategic Members											

ありがとうございました

Q&A